

Интегральная и микропроцессорная схемотехника

1. Логические схемы с двумя входами реализующие функцию

$$F = \overline{A * B} :$$

- A) Инверсия произведения
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ
- C) ИЛИ-НЕ
- D) И-НЕ
- E) Сумма по модулю 2
- F) ИЛИ

2. Символ операции логического умножения:

- A) *
- B) Δ
- C) /
- D) &
- E) \downarrow

3. Логический элемент «И» реализует логическую функцию:

- A) Дизъюнкции
- B) Конъюнкции
- C) Отрицания
- D) Инверсии
- E) Умножения

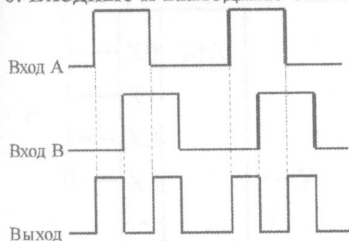
4. Логический элемент «И-НЕ» реализует логическую функцию:

- A) Пирса
- B) Отрицание
- C) Шеффера
- D) Дизъюнкции
- E) Конъюнкции

5. Логическая функция конъюнкции реализуется:

- A) $F = \overline{A + B}$
- B) $F = (A * B)$
- C) $F = A / B$
- D) $F = A \wedge B$
- E) $F = \overline{A} + \overline{B}$

6. Входные и выходные сигналы соответствуют логической функции:



- A) Конъюнкции
- B) ИЛИ-НЕ
- C) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ
- D) И-НЕ
- E) Неравнозначности

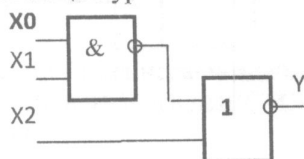
7. Микросхемы содержащие элементы типа «ИЛИ-НЕ»:

- A) K1533КП2
- B) K561ЛЕ5
- C) K1533ЛЕ4
- D) K561ТЛ1
- E) K155ЛЕ1

8. Микросхемы содержащие элементы типа «И-НЕ»:

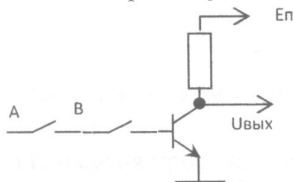
- A) K155ЛН3
- B) K1533ИЕ2
- C) K155ИР13
- D) K155ЛА3
- E) K561ЛА7
- F) K1533ЛА4

9. Комбинация входных переменных X2, X1, X0 дающая на выходе «Y» сигнал, имеющий уровень логической единицы:



- A) $\overline{100}$
- B) $\overline{011}$
- C) $\overline{010}$
- D) $\overline{001}$
- E) $\overline{110}$
- F) $\overline{001}$

10. Схема реализует логическую функцию:

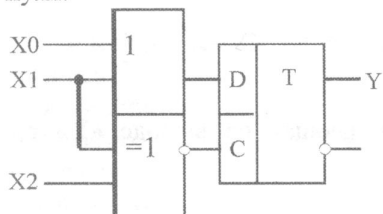


- A) Схема, описываемая выражением $F = \overline{A} + \overline{B}$
 B) Схема, описываемая выражением $F = A / B$
 C) $F = A \oplus B$
 D) $F = \overline{AB} + \overline{AB}$
 E) $F = A + B$
 F) $F = A + B$
 G) $F = A \cdot B$

11. При входной комбинации 10, элемент дающий на выходе логическую единицу:

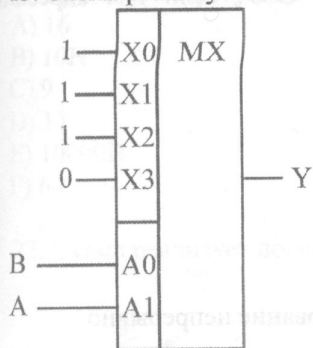
- A) ИЛИ
 B) ИЛИ-НЕ
 C) И
 D) И-НЕ
 E) ИСКЛ ИЛИ

12. Комбинация входных переменных x2, x1, x0 дающая на выходе сигнал, логического нуля:



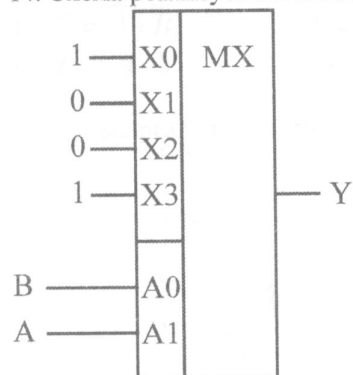
- A) $\overline{1}00$
 B) 001
 C) $0\overline{1}0$
 D) 110
 E) 011
 F) 000

13. Схема реализует логическую функцию:



- A) И-НЕ
- B) Исключающее ИЛИ-НЕ
- C) НЕ
- D) Инверсия конъюнкции
- E) ИЛИ
- F) 2 ИЛИ-НЕ
- G) ИСКЛЮЧАЮЩЕЕ ИЛИ

14. Схема реализует логическую функцию:



- A) Функция неравнозначности
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ
- C) И
- D) $F = A \oplus B$
- E) НЕ

15. Количество линий адреса необходимых для обращения к блоку памяти емкостью 2 килобайта:

- A) 13Q
- B) 4000Q
- C) 2
- D) 12
- E) 0BH
- F) 800H

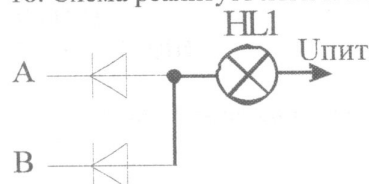
16. Количество ячеек памяти которое может содержать ОЗУ, если для адресации выделено 10 разрядов:

- A) 400H
- B) 10
- C) 800
- D) 12Q
- E) 0AH
- F) 128
- G) 1024

17. Устройство, осуществляющее автоматическое преобразование непрерывно изменяющейся аналоговой величины в цифровой код:

- A) Декодер
- B) Преобразователь напряжение-код
- C) Счетчик
- D) Компаратор
- E) АЦП
- F) Кодер
- G) Преобразователь ток-код

18. Схема реализует логическую функцию:



- A) $F = A \cdot B$
- B) И-НЕ
- C) $F = A + B$
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ
- E) ИЛИ-НЕ
- F) ИЛИ
- G) ИСКЛЮЧАЮЩЕЕ ИЛИ

19. Количество двоичных единиц в 1 байте:

- A) 10
- B) 10H
- C) 10Q
- D) 8
- E) 16H
- F) 12Q
- G) 16

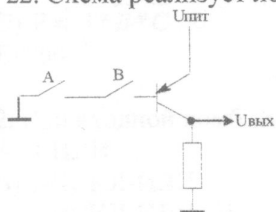
20. Неверная запись числа в различных системах счисления:

- A) 1011B
- B) 1A6Q
- C) 1A6H
- D) 985D
- E) 1A6D
- F) 10010B

21. Количество разрядов необходимых под сумму двух 8-разрядных двоичных чисел:

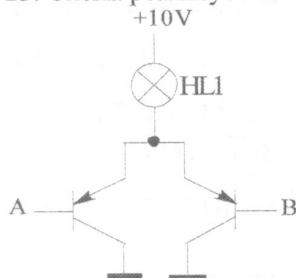
- A) 16
- B) 10H
- C) 9
- D) 17
- E) 10000B
- F) 64

22. Схема реализует логическую функцию:



- A) И-НЕ
- B) ИСКЛЮЧАЮЩЕЕ ИЛИ
- C) И
- D) ИЛИ-НЕ
- E) $F = A + B$
- F) $F = \overline{A * B}$
- G) $F = A \cdot B$

23. Схема реализует логическую функцию:



- A) ИЛИ
- B) ИЛИ-НЕ
- C) ИСКЛЮЧАЮЩЕЕ ИЛИ
- D) ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ
- E) $F = A/B$
- F) $F = A + \overline{B}$

24. Эквивалент десятичного числа 462D:

- A) 462Q
- B) 111001111B
- C) 1CEH
- D) 716
- E) 462H
- F) 716H

25. Запись соответствующая разности $59CH - C66H$:

- A) 4466_8
- B) $-736H$
- C) 3312_8
- D) $-1202H$
- E) 1738
- F) $936H$
- G) -1738